

CLIPPEDIMAGE= JP401283813A

PAT-NO: JP401283813A

DOCUMENT-IDENTIFIER: JP 01283813 A

TITLE: EPITAXIAL GROWTH DEVICE

PUBN-DATE: November 15, 1989

INVENTOR-INFORMATION:

NAME

TSUKUYAMA, YOICHI

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRON CORP

COUNTRY

N/A

APPL-NO: JP63113140

APPL-DATE: May 10, 1988

INT-CL (IPC): H01L021/205

US-CL-CURRENT: 118/725

ABSTRACT:

PURPOSE: To seek to restrain the generation of slipping dislocation, and dispersion of resistivity and thickness of silicon epitaxial layer, by providing a recessed pocket equal to or larger than a semiconductor substrate 1, whose bottom face is compound shape of spherical surface and flat surface, at the main surface of a susceptor.

CONSTITUTION: It is constituted such that a recessed pocket having the size equal to or larger than a semiconductor substrate 1, whose bottom face is a compound shape of spherical surface and flat surface, is provided at the main surface of a susceptor 2. When the semiconductor substrate 1 is heated by the

use of this susceptor 2, a warp arises in the semiconductor substrate 1 by the temperature difference between the obverse and the reverse of the semiconductor substrate 1. But the pocket applied to the susceptor 2 is so made that the periphery and the center of the semiconductor substrate 1 may contact with the susceptor when the semiconductor substrate 1 is warped, so the temperature inside the surface of the semiconductor substrate 1 becomes uniform, and the warp caused by the temperature inside said substrate surface is softened. Hereby, it can restrain generation of slip dislocation of the semiconductor substrate 1, dispersion in resistivity and thickness of silicon epitaxial layer.

COPYRIGHT: (C)1989,JPO&Japio

⑫ 公開特許公報(A) 平1-283813

⑤ Int. Cl.⁴

識別記号

庁内整理番号

④ 公開 平成1年(1989)11月15日

H 01 L 21/205

7739-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑥ 発明の名称 エピタキシャル成長装置

⑦ 特 願 昭63-113140

⑧ 出 願 昭63(1988)5月10日

⑨ 発 明 者 筑 山 洋 一 大阪府門真市大字門真1006番地 松下電子工業株式会社内
⑩ 出 願 人 松下電子工業株式会社 大阪府門真市大字門真1006番地
⑪ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

エピタキシャル成長装置

2. 特許請求の範囲

半導体基板を保持する平板状基板保持体と、前記基板保持体を加熱する加熱部とを備え、前記基板保持体の主表面に、前記半導体基板の直径と同等以上の大きさの凹状ポケットを設け、前記凹状ポケットの底面形状が、球面と平面の合成形状で成ることを特徴とするエピタキシャル成長装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、単結晶シリコン層を成長させるエピタキシャル成長装置に関するものである。

従来の技術

シリコンエピタキシャル成長技術は、とくに埋込みコレクタ層を有するプレーナ型バイポーラデバイスでは必要不可欠なものとなっている。

ところが、シリコンエピタキシャル成長時に発生するすべり転位は、前記シリコンエピタキシャ

ル成長層上に形成される半導体装置の特性を著しく劣化させ、ひいては半導体装置の歩留りを低下させる。

また、シリコンエピタキシャル成長層の比抵抗、および成長層厚みのばらつきも半導体装置の特性、歩留りへの影響が大きい。

以下に高周波誘導加熱を用いたシリコンエピタキシャル成長装置の従来の基板保持体(以下、サセプタと記す)について説明する。

第2図(a)は、半導体基板1と従来のサセプタ2との加熱前の様子を示し、第2図(b)は、半導体基板1と従来のサセプタ2との加熱中の様子を示した各断面図である。

第2図(a)、(b)において、3は石英絶縁板、4は高周波誘導コイルである。

高周波誘導加熱では、サセプタ2に流れる誘導電流でサセプタ2自体が加熱され、次にサセプタ2と接触している半導体基板1の底面が加熱される。ところが、半導体基板1の表面は反応ガスが流れているため、温度が低くなってしまふ。

従って、半導体基板1の表面と裏面とで温度差を生じ、半導体基板1に反りが発生する。

半導体基板1の周辺部は、前記反りによりサセプタ2から離れ、さらに表面に流れる反応ガスにより過冷却され、半導体基板面内にも温度差が生じ、反りは、ますます増大される。

この時の各部の温度関係を式で表わすと、

$T_1 \approx T_2 \approx T_3 > T_4 > T_5$ となる。ただし、 T_1 はサセプタ2の内部の温度、 T_2 はサセプタ2表面の温度、 T_3 は半導体基板1の裏面の温度、 T_4 は半導体基板1の表面の温度、 T_5 は半導体基板1の周辺部の温度である。

従って、反りが発生するという事は、半導体基板1に応力が加わっており、前記応力により半導体基板1にすべり転位が発生する。

また、このように反ったシリコン基板上にエピタキシャル成長により単結晶シリコン層が形成された場合、一連のエピタキシャル成長過程が終了し、半導体基板1の冷却の際、反った半導体基板1がもとにもどろうとするため、同半導体基板上

にエピタキシャル成長した単結晶シリコン層に応力が加わり、その結果シリコンエピタキシャル層にすべり転位が発生する。

また、シリコンエピタキシャル成長層の比抵抗、厚みは、基板温度の高低に大きく左右される。したがって、前出のすべり転位発生過程途中のように、基板面内に温度差(温度のばらつき)があると、シリコンエピタキシャル層の比抵抗、厚みに半導体基板1の面内ばらつきが生じる。

発明が解決しようとする課題

本発明は、前述のようなすべり転位の発生や、シリコンエピタキシャル層の比抵抗および厚みのばらつき増大を抑制できるエピタキシャル成長装置を提供することを目的とする。

課題を解決するための手段

この目的を達成するために本発明は、サセプタの主表面に、底面が球面と平面の合成形状を成した半導体基板と同等以上の大きさの凹形ポケットをそなえた構成である。

作用

前記形状のポケットを有するサセプタを用いることによって、前述のようなすべり転位の発生や、シリコンエピタキシャル層の比抵抗及び厚みのばらつき増大を抑制できるものである。

実施例

本発明の一実施例について、図面を参照しながら説明する。

第1図(a)は、半導体基板と本発明の一実施例におけるサセプタの加熱前の様子を示し、第1図(b)は、半導体基板と本発明の一実施例におけるサセプタの加熱中の様子を示した断面である。

第1図(a)、(b)において、1は半導体基板、2はサセプタ、3は石英絶縁板、4は高周波誘導コイルである。

このようなサセプタ2を用いた場合の半導体基板1の加熱過程は、前述のサセプタ2にポケットが無い場合と同じく、半導体基板1の表面と裏面との温度差により、半導体基板1に反りが発生する。

しかし、サセプタ2に施したポケットは、半導

体基板1が反った状態で、半導体基板1の周辺部と中心部とが接触する様になっている。

従って半導体基板1の面内の温度は均一になり、同基板面内の温度差による反りは緩和される。

この時の各部の温度関係を式で表わすと $T_1 \approx T_2 \approx T_3 > T_4 \approx T_5$ となる。但し、 $T_1 \sim T_5$ は前述と同じである。

このような作用により、半導体基板1に発生する反り、つまり半導体基板1に加わる応力は、ポケットの無いサセプタを用いた場合より小さくなり、半導体基板1のすべり転位の発生は抑制され、また、シリコンエピタキシャル層成長後の半導体冷却過程では、加熱過程で生じた反りが小さいため、シリコンエピタキシャル層のすべり転位の発生は、ポケットの無いサセプタ2を用いた場合より抑制できる。

また、前記作用により半導体基板1の面内に生じる温度差は小さくなるため、シリコンエピタキシャル層の比抵抗および厚みのばらつきも小さく

なる。

発明の効果

以上のように本発明によれば、サセプタの主表面に、底面が球面と平面の合形状を成している半導体基板1と同様以上の凹状ポケットを設けたことにより、半導体基板の反りによるすべり転位、シリコンエピタキシャル層の比抵抗および厚みのばらつきを抑制でき、半導体装置の歩留り向上を実現できる。

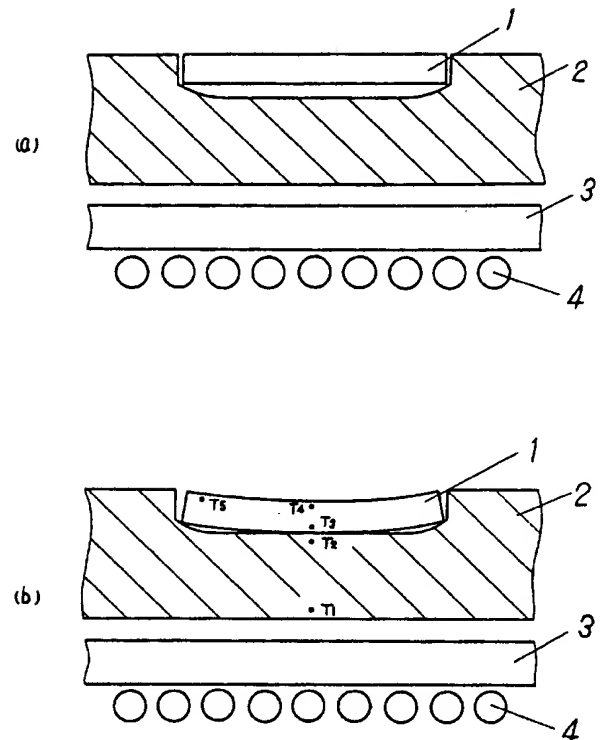
4、図面の簡単な説明

第1図(a)、(b)は本発明の一実施例におけるサセプタと半導体基板との加熱前および加熱中の様子を示す各断面図、第2図(a)、(b)は従来のサセプタと半導体基板との加熱前および加熱中の様子を示す各断面図である。

1……半導体基板、2……サセプタ、3……石英絶縁膜、4……高周波誘導コイル。

代理人の氏名 弁理士 中尾敏男 ほか1名

第 1 図



第 2 図

